

《数字逻辑电路》课程教学大纲

一、课程基本信息

课程名称	数字逻辑电路※				
	Digital Logic Circuit※				
课程代码	2050435	课程学分		3	
课程学时	48	理论学时	32	实践学时	16
开课学院	信息技术学院	适用专业与年级		计算机类专业二年级	
课程类别与性质	专业基础必修课	考核方式		考试	
选用教材	《数字电子技术基础》（第4版）杨志忠主编 高等教育出版社 2024.3		是否为 马工程教材	否	
先修课程	无				
课程简介	<p>本课程计算机相关专业的骨干课程，是一门专业基础课。不仅为《计算机网络》、《计算机组成原理》等后续课程提供必要的专业基础知识，而且是一门理论与实践结合密切的硬件基础课。课程的主要任务是使学生获得数字电子技术方面的基本理论、基本知识和基本技能，培养学生分析问题和解决问题的能力。</p> <p>课程内容主要是介绍数字逻辑的理论基础、基本概念以及数字器件的基本构成、分析方法和设计原理。基础部分的内容包括二进制数和二进制编码的表示法、基本逻辑运算和布尔代数的定理规则、逻辑函数的表示方法和化简方法、集成逻辑门的外部特性和参数等。数字逻辑部分的内容包括组合逻辑电路的分析和设计、中规模集成标准组合构件（如编码器、译码器、数据选择器、加法器）的功能介绍和应用；时序逻辑电路的分析和设计、中规模集成移位寄存器和计数器的功能介绍和应用。</p>				
选课建议与学习要求	本课程是计算机类专业的学科基础必修课，为信息技术学院的院级平台课，本课程适用于计算机学科各专业的专业基础必修课程，适合在低年级开设。				
大纲编写人	周其刚（签名）		制/修订时间	2025年2月	
专业负责人	王磊（签名）		审定时间	2025年2月	
学院负责人	矫桂娥（签名）		批准时间	2025年2月	

二、课程目标与毕业要求

(一) 课程目标

类型	序号	内容
知识目标	1	掌握数字逻辑电路的基本概念、基本原理和数字逻辑电路的基本工程知识,理解逻辑电路的基本内涵,能用逻辑语言和工具表达逻辑电路。
技能目标	2	掌握时序逻辑电路的分析方法,分析电路的功能,能对给定的组合逻辑电路进行分析并得出结论。掌握数字逻辑电路的基本设计方法,具备一般数字逻辑电路设计能力。
	3	掌握深入工程原理并通过深入分析,才能建立相关复杂工程问题的原理模型,并通过现代化工具设计硬件功能部件。
素养目标 (含课程思政目标)	4	学生充分了解课程在信息技术和产业中的重要基础地位,了解国家在信息技术方面的进展、国际地位以及和发达国家之间的差距,提高学生的学习使命感和学习兴趣,激发学生的学习热情,明确学习的目的,提高课程学习的主动性,引导学生树立远大理想,敢于担当,投身国家信息战略布局,打造信息产业制高点,实现中华民族的伟大复兴。。

(二) 课程支撑的毕业要求

LO1: 工程知识: 能够将数学、自然科学、工程基础和专业知识用于解决复杂工程问题。

②能针对一个系统或过程建立合适的数学模型。

LO3: 设计解决方案: 能够设计针对复杂工程问题的解决方案,并能够在设计环节中体现创新意识,考虑社会、健康、安全、法律、文化以及环境等因素。

④能针对特定需求有效的实施嵌入式系统或相关模块的设计。

(三) 毕业要求与课程目标的关系

毕业要求	指标点	支撑度	课程目标	对指标点的贡献度
LO1	②	H	掌握数字逻辑电路的基本概念、基本原理和数字逻辑电路的基本工程知识,理解逻辑电路的基本内涵,能用逻辑语言和工具表达逻辑电路。	100%
LO3	④	M	掌握时序逻辑电路的分析方法,分析电路的功能,能对给定的组合逻辑电路进行分析并得出结论。掌握数字逻辑电路的基本设计方法,具备一般数字逻辑电路设计能力。掌握深入工程原理并	100%

			通过深入分析，才能建立相关复杂工程问题的原理模型，并通过现代化工具设计硬件功能部件。	
--	--	--	--------------------------------------------	--

三、课程内容与教学设计

(一) 各教学单元预期学习成果与教学内容

第1单元 数字逻辑电路基础知识

理解模拟信号、模拟电路与数字信号、数字电路的区别；知道数字电路的特点和分类；知道常用二进制编码、原码、反码、补码的表示方法；通过补码的加减运算理解补码运用。学会二进制、八进制、十六进制数的表示方法、运算方法和相互转换。

重点：数字逻辑电路的基本概念、数制与码制的表示方法。

课外扩展阅读：阅读关于中国计算机发展历史的文献。

第2单元 逻辑代数基础

知道逻辑代数的基本定律、常用公式和重要规则；理解最小项的概念与编码方法；能根据逻辑关系建立逻辑函数；学会运用逻辑代数和卡诺图化简逻辑函数的方法；能运用公式实现逻辑函数式常见形式的相互转换。

重点：逻辑函数的建立；运用逻辑代数中的常用公式及卡诺图化简逻辑函数。

第3单元 集成逻辑门电路

知道 TTL 门电路、CMO 门电路的基本特性和使用注意事项；理解三态门和 OC 门的特点及应用方法。

重点：理解 OC 门和三态门的特点及使用方法。

课内实验：逻辑门电路应用

第4单元 组合逻辑电路

学会组合逻辑电路的分析和设计方法；掌握中规模组合逻辑部件（加法器、编码器、译码器、数据选择器、数据分配器、数值比较器）的逻辑功能。能根据组合逻辑电路分析输入与输出间的逻辑关系，确定电路的逻辑功能；能根据给定的逻辑要求，设计出能实现该逻辑功能的组合逻辑电路。知道组合逻辑电路的竞争冒险现象及其消除方法。

重点：组合逻辑电路的分析与设计方法；常用中规模集成组合逻辑部件的应用。

课外阅读：了解组合逻辑电路的新技术，分析研读应用组合逻辑电路设计的各种实例。

第5单元 集成触发器

知道触发器的逻辑功能、特点和触发方式；知道用不同的逻辑门电路实现触发器功能的方法；知道不同类型触发器之间的相互转换。理解同步触发器的空翻现象。能运用功能表、特性方程、状态图和时序图对触发器的功能进行描述；能根据给定的逻辑电路通过分析得出输出端的电压波形。

重点：触发器的逻辑功能、触发方式和应用。课外扩展阅读：宽带接入技术、VPN

技术

课内实验：触发器功能测试及应用

课外阅读：总结各种触发器的功能，分析研读应用触发器设计的各种实例。

第6单元 时序逻辑电路

知道时序逻辑电路的基本概念、特点与分类。理解寄存器和移位寄存器的工作原理、逻辑功能。掌握常用集成二进制和十进制计数器的功能及特性。能根据给定的时序电路分析其逻辑功能；能应用集成二进制和十进制计数器构成N进制计数器。能应用集成计数器实现储存功能、分频功能和计数功能。知道计数器的级联获得大容量N进制计数器的方法。

重点：时序逻辑电路的分析方法；集成计数器的异步清零和同步置数法。

课内实验：集成计数器和集成移位寄存器应用

课外阅读：了解时序逻辑电路的分析设计方法，分析研读应用时序逻辑电路设计的各种实例。

(二) 教学单元对课程目标的支撑关系

课程目标 教学单元	1	2	3	4
	第1单元 数字逻辑电路基础知识	√		
第2单元 逻辑代数基础	√	√		
第3单元 集成逻辑门电路	√	√		
第4单元 组合逻辑电路	√		√	√
第5单元 集成触发器	√	√		
第6单元 时序逻辑电路	√		√	√

(三) 课程教学方法与学时分配

教学单元	教与学方式	考核方式	学时分配		
			理论	实践	小计
第1单元 数字逻辑电路基础知识	课堂讲解	期末考、作业及课堂测试	3	0	3
第2单元 逻辑代数基础	课堂讲解、实验操作	期末考、作业及课堂测试、实验考核	7	0	7
第3单元 集成逻辑门电路	课堂讲解、实验操作、课外阅读	期末考、作业及课堂测试、实验考核	2	4	6
第4单元 组合逻辑	课堂讲解、课外阅读	期末考、作业及课堂测试	8	4	12

辑电路					
第 5 单元 集成触发器	课堂讲解、课外阅读	期末考、作业及课堂测试	4	4	8
第 6 单元 时序逻辑电路	课堂讲解、课外阅读	期末考、作业及课堂测试	8	4	12
合计			32	16	48

(四) 课内实验项目与基本要求

序号	实验项目名称	目标要求与主要内容	实验时数	实验类型
1	逻辑门电路应用	学习集成器件逻辑功能的测试方法。掌握用小规模集成电路设计组合逻辑电路的方法，通过实验验证所设计电路的逻辑功能。	4	②
2	译码器和数据选择器应用	解译码器和数据选择器的逻辑功能和具体应用；掌握用译码器、数据选择器进行组合逻辑电路设计的方法；熟悉中规模组合逻辑器件功能的测试和设计方法。。	4	③
3	触发器功能测试及应用	学习触发器逻辑功能的测试方法,通过实验验证基本 RS 触发器、D 触发器及 JK 触发器的逻辑功能及触发方式，掌握用 D 触发器和 JK 触发器构成二进制加计数器和二进制减计数器的方法。	4	③
4	集成计数器和集成移位寄存器的应用	掌握任意进制计数器的设计方法，了解计数器的清零和预置功能对计数器模的影响。验证移位寄存器的逻辑功能，掌握用移位寄存器构成环形计数器的方法。	4	④

实验类型：①演示型 ②验证型 ③设计型 ④综合型

四、课程思政教学设计

1.数字系统的基本结构和数字编码都是国外研究人员发明的，应该清楚地认识到在数字逻辑领域国外起步比我们早很多，但是最近几十年我们一直在学术和技术上奋力追赶，目前的差距正在不断缩小，目前我国已经可以自主设计、流片、测试 14 nm 工艺的芯片，复旦微电子也生成了拥有自主知识产权的 FPGA 芯片。因此，我们要有充分的信心，在不久的将来定会超越西方，并且能够以中国人的名字命名数字逻辑中的基本操作。

2.同一逻辑函数可表示成不同逻辑式，这些逻辑式的繁简程度相差甚远。逻辑函数的化简中包含公式化简法和卡诺图化简法，可以让学生认识到条条大路通罗马，做成一件事的方

法不只一种，通往成功的道路也不止一条。好比一个数学方程式有 N 种解法一样，每种解法都可以得到正确答案，引导学生遇事应多思考、多想办法解决问题，不断提高创新能力。

3. 在组合电路中每个门电路都可以实现一个功能，只有所有功能加在一起，才能构成一套完整的逻辑，引导学生正确看待个体与整体的辩证关系，充分发挥个人在创新团队中的作用，在提高团队凝聚力和综合性创新能力的同时实现个人的创造力和核心力。

4. JK 触发器通过不同输入端接线可以构成 SR 触发器和 T 触发器，可以引导学生不要拒绝每一个微小的变化，任何一个微小的变化在某种特定的情况下，都可能形成雪崩效应，改变整个局势，每一个小的努力都有意义，“勿以善小而不为”。

5. 让学生认识到在电路设计中对错误输入以及无关状态的处理是非常重要的，培养学生严谨治学的学习态度，提升学生解决复杂工程问题的实践能力。通过同步时钟时序逻辑电路和异步时钟时序逻辑电路的分析和设计，引导学生要了解事物的发展规律，并利用规律进行改造和创新，一定会事半功倍，提高工作效率，从而提升自主创新能力。

五、课程考核

总评构成	占比	考核方式	课程目标				合计
			1	2	3	4	
1	40%	期末考试	60			40	100
X1	20%	阶段测试	20		80		100
X2	20%	作业及课堂测试		50		50	100
X3	20%	课内实验		50	50		100

六、其他需要说明的问题

无