

## 《计算机组成原理》本科课程教学大纲

## 一、课程基本信息

课程名称	计算机组成原理				
	Computer Organization and Architecture				
课程代码	2050431	课程学分		3	
课程学时	48	理论学时	32	实践学时	16
开课学院	信息技术学院	适用专业与年级		网工、软工、物联网、计科、一\二年级	
课程类别与性质	专业基础必修课	考核方式		考试	
选用教材	《计算机组成原理》 谭志虎等 ISBN 978-7-115-55801-5 人民邮电出版社 2021年3月第一版			是否为 马工程教材	否
先修课程	计算机导论、数字逻辑电路				
课程简介	<p>计算机组成原理是一门理论性、工程性、技术性和实践性都很强的核心专业基础课程，在计算机学科系列课程中处于承上启下的作用。课程以计算机内部总体结构为主线，涵盖数据表示、运算器、控制器、存储器、输入/输出系统等主要内容。详细讨论计算机组织结构、各主要功能部件的工作原理、设计与实现方法。课程着力加深学生对计算机软、硬件系统的整体化理解，建立硬件/软件协同的整机概念，并有效增强学生计算机系统设计的基本能力。</p> <p>本课程具有知识面广、内容多、难度大、更新快的特点。针对应用型本科生的已有基础知识和学习能力，在教学中着重基本原理、基本知识点的讲授。通过课堂教学和实践环节的训练，使学生了解或基本掌握计算机各大部件的组成原理、逻辑实现方法、设计方法及其互连构成单机系统的技术，以达到教学目标。</p>				
选课建议与学习要求	本课程是软件工程专业的一门专业必修课，学生应在掌握数字逻辑电路的基础上学习本课程。建议在《数字逻辑电路》和《计算机导论》课程后选修。				
大纲编写人	范志民 (签名)		制/修订时间	2024年02月	
专业负责人	王瑞 (签名)		审核时间	2024年02月	
学院批准人	矫桂娥 (签名)		批准时间	2024年02月	

## 二、毕业要求与课程目标

### (一) 课程目标

类型	序号	内容
知识目标	1	理解冯诺依曼结构计算机的工作原理，掌握运算器、控制器、存储器、指令系统、输入/输出系统的结构和工作原理，建立软硬协同的系统观。能利用上述知识对计算机功能部件和计算机系统设计的复杂工程问题进行推理和分析。
技能目标	2	掌握 CPU 性能评估方法、高速缓冲存储器的相关性能分析与计算，输入输出系统等基本量化手段。能运用上述量化方法对计算机复杂工程问题解决过程中的关键影响因素进行分析，具备验证解决方案的合理性的能力。
素养目标 (含课程思政目标)	3	关注计算机发展的新动向，不断学习新技术，结合我国计算机发展的历史和面临的问题，增加学生的时代责任担当。

### (二) 课程支撑的毕业要求

<b>L01 工程知识：</b> 能够将数学、自然科学、工程基础和专业知识用于解决复杂工程问题。 ③能将工程和专业知用于计算机系统的设计、管理过程中，并进行改进。
<b>L04 研究：</b> 能够基于科学原理并采用科学方法对复杂工程问题进行研究，包括设计实验、分析与解释数据、并通过信息综合得到合理有效的结论。 ③能够对开发的系统进行分析和测试，能够对测试实验结果进行分析和解释，针对软硬件系统开发中的理论性和操作性问题具有一定的分析能力。
<b>L05 使用现代工具：</b> 能够针对复杂工程问题，开发、选择与使用恰当的技术、资源、现代工程工具和信息工具，包括对复杂工程问题的预测与模拟，并能够理解其局限性。 ②能根据具体项目的特点和需求，选择合适的技术工具进行设计开发。
<b>L012 终身学习：</b> 具有自主学习和终身学习的意识，有不断学习和适应发展的能力。 ②能够采取适合的方式通过学习发展自身能力，并表现出自我学习和探索的成效。

### (三) 毕业要求与课程目标的关系

毕业要求	指标点	支撑度	课程目标	对指标点的贡献度
L01	③	H	课程目标 1：理解冯诺依曼结构计算机的工作原理，掌握运算器、控制器、存储器、指令系统、输入/输出系统的结构和工作原理，建立软硬协同的系统观。	100%
L04	③	M	课程目标 2：掌握 CPU 性能评估方法、输入输出系统等基本量化手段。能运用上述量化方法对计算机复杂工程问题解决过程中的关键影响因素进行分析，具备	100%

			验证解决方案的合理性的能力。	
L05	②	M	课程目标 3: 理解数据表示、数据寻址方式、指令格式设计及执行的流程、高速缓冲存储器工作原理, 能利用上述知识对计算机功能部件和计算机系统设计方案进行对比并选择合适的方案。	100%
L012	②	L	课程目标 4: 关注计算机发展的趋势, 不断学习新技术, 并用于解决实际问题。	100%

### 三、课程内容与教学设计

#### (一) 各教学单元预期学习成果与教学内容

<p><b>第 1 单元 计算机系统概论</b></p> <p>本单元主要内容是计算机系统的基本知识和概念, 计算机系统的主要技术指标, 计算机系统的层次结构。</p> <p>通过本单元的学习知道计算机系统软件与硬件的概念, 理解计算机硬件系统的主要组成部分及主要性能技术指标; 熟悉计算机系统的层次结构, 了解不同层次的抽象特点; 理解冯·诺依曼机“存储程序和程序控制”的基本思想。</p> <p><b>重点:</b> 计算机硬件系统的主要组成、计算机系统层次结构; 冯·诺依曼机“存储程序和程序控制”的基本思想。</p> <p><b>难点:</b> CPU 性能公式及 CPU 性能评价方法</p> <p>课内实验: Proteus 应用</p> <p>课外阅读: 阅读关于中国计算机发展历史的文献</p> <p>课外实践: 要求学生下载主流性能测试工具, 对同寝室多台计算机进行性能测试, 并分析性能测试结果。</p> <p style="text-align: center;"><b>第 2 单元 数据信息的表示</b></p> <p>本单元主要知识点包括数据的机器级表示及不同数据表示的特点; 机器数与真值的概念、定点数与浮点数的表示; 常见的数据校验方式(奇偶校验、CRC 校验)。</p> <p>通过本单元的学习<b>学会机器数的表示方法, 能正确写出定点数、浮点数以及非数值数据在计算机中的表示; 掌握常用校验码的形成原理。</b></p> <p><b>重点:</b> 补码及其性质; 校验码的原理与特点。</p> <p><b>难点:</b> 校验电路设计方法</p> <p>课内实验: CRC 码生成校验电路的设计</p> <p style="text-align: center;"><b>第 3 单元 数值的机器运算</b></p> <p>本单元的主要内容是定点数和浮点数的加减运算方法; 定点数加减电路的实现、溢出检测及实现, 定点运算器组成与结构。</p> <p>通过本单元的学习<b>学会定点数的加、减法运算; 知道浮点数的加、减运算的方法; 理解加、减法电路及逻辑运算电路的实现方法; 理解定点运算器的基本结构与工作原理。</b></p>
---

**重点：定点数加、减运算及其运算器的设计；**

**难点：并行进位电路设计，运算器的设计。**

通过实验使学生掌握算术逻辑运算单元（74LS181）的工作原理，并验证算术逻辑运算单元 74LS181 的组合功能；学会补码定点加减电路的设计。

课内实验：补码加减电路的设计、八位算术逻辑运算。

#### 第 4 单元 存储系统

本单元的主要内容是存储系统的组成、主存的组织与操作、存储系统的层次结构、高速缓冲存储器。

通过本单元的学习知道半导体存储器的基本结构、存储系统的分层结构所解决的问题。

**能根据 RAM 芯片的外部特性实现芯片的互联技术。掌握高速缓冲存储器的工作原理以及主存与 Cache 之间的地址映像方式；**

**重点：RAM 芯片的互联技术、Cache 的工作原理、地址映象和替换策略。**

**难点：RAM 芯片的互联技术；Cache 和主存的存储体系的工作原理与地址转换。**

通过实验加深对随机存储器 RAM 工作特性的理解，学会存储器数据的读写方法。

课内实验：静态随机存取存储器实验

#### 第 5 单元 指令系统

本单元的主要知识点包括指令格式、寻址方式、指令格式设计、MIPS 指令等内容。通过本单元教学让学生认识到指令系统是硬件与软件的界面，指令系统的格式与硬件相关联，并掌握指令分析与设计的基本方法。

通过本单元的学习使学生掌握指令格式及各组成部分的作用；掌握指令和数据的寻址方式；理解指令寻址方式的特点及实现机制；理解不同数据寻址方式的特点；掌握指令格式及其优化设计的基本方法；理解 CISC 与 RISC 的概念及特点；理解 MIPS 指令格式及特点。

**重点：（1）操作数寻址方式，理解不同操作数寻址方式的工作原理与特点。**

**（2）指令格式设计，能根据约束条件，设计指令格式。**

**难点：综合应用操作码扩展、地址码优化和应用约束条件，进行指令格式的优化设计。**

#### 第 6 单元 中央处理器

本单元主要内容包括中央处理器的功能及微体系结构、指令流程与数据通路、硬布线控制器及其设计、微程序控制器及其设计。

通过本单元的学习使学生熟悉中央处理器的基本功能及其基本结构；掌握指令周期的概念，理解指令周期不同阶段的任务；掌握指令执行全过程的分析与数据通路分析与设计方法；掌握微程序控制器的工作原理及微程序控制器的设计方法；知道硬布线控制的工作原理及硬布线控制器的设计方法。

**重点：单总线 CPU 结构指令执行过程的分析；理解指令执行的数据通路是控制器设计的基础；微程序控制器的工作原理。**

**难点：微程序的设计。**

课内实验：数据通路实验

### 第7单元 I/O 接口与外围设备

本单元主要内容是外部设备与主机的定时方式和信息交换方式。通过本单元的学习知道计算机系统常用输入输出设备；掌握外围设备与主机的定时方式和信息交换方式。掌握中断的基本概念、中断请求与响应的原理与过程。

**重点：**外围设备和主机的信息交换方式、中断请求与响应的原理与过程。

**难点：**中断机制的实现、输入输出方式的性能计算。

#### (二) 教学单元对课程目标的支撑关系

课程目标 教学单元	课程目标 1	课程目标 2	课程目标 3	课程目标 4
第 1 单元	√	√		√
第 2 单元			√	
第 3 单元	√			
第 4 单元	√		√	
第 5 单元	√		√	
第 6 单元	√		√	
第 7 单元	√	√		

#### (三) 课程教学方法与学时分配

教学单元	教与学方式	考核方式	学时分配		
			理论	实践	小计
第 1 单元	课堂教学、课外阅读	表现、作业、考试	3	2	5
第 2 单元	课堂教学、实践教学	表现、作业、实验、考试	4	4	8
第 3 单元	课堂教学、实践教学	表现、作业、实验、考试	3	6	9
第 4 单元	课堂教学、实践教学	表现、作业、考试、实验	4	2	6
第 5 单元	课堂教学、课外阅读	表现、作业、考试	6		6
第 6 单元	课堂教学、实践教学	表现、作业、实验、考试	6	2	8
第 7 单元	课堂教学、课外阅读	表现、作业、考试	6		6
合计			32	16	48

#### (四) 课内实验项目与基本要求

序号	实验项目名称	目标要求与主要内容	实验	实验
----	--------	-----------	----	----

			时数	类型
1	Proteus 应用	Proteu 工具软件的应用	2	设计
2	CRC 码编码、译码电路的设计	根据给出的生成多项式设计 CRC 码编码、译码电路。	4	设计型
3	补码加减电路的设计	采用 74LS283 芯片设计补码的加减电路	4	设计型
4	八位算术逻辑运算	算术逻辑运算器 74LS181 的应用, 验证其算术逻辑运算功能。	2	验证型
5	静态随机存取存储器实验	掌握随机存储器 RAM 的工作特性, 学习存储器读写操作的过程。	2	验证型
6	数据通路	理解数据通路的概念, 通过实验分析、观察数据在数据通路中的传输过程。	2	验证型

#### 四、课程思政教学设计

从培养学生专业素养和道德文化素养出发, 课堂上根据需要适时适度穿插思政教学。并在以下单元特别安排与课程相关的思政教学内容:

第 1 单元 通过介绍我国计算机发展的艰辛历程、国际竞争环境和取得的成绩, 激发学生的爱国情怀和责任担当。

第 4 单元 结合半导体存储体的国际竞争、发展历程和我国存储器发展的规划, 增加学生的时代责任担当。

第 5 章 结合经典机器指令系统, 以龙芯、华为等 CPU 设计公司的发展历程和面临的境遇, 激发学生投身国产 IT 事业的使命感。

第 6 章 结合国产 CPU 的发展历程和面临的技术、材料、工艺、EDA 软件等多方面的境遇, 培养学生的创新精神和团队精神, 激发学生投身国产 IT 事业的使命感。

#### 五、课程考核

总评构成	占比	考核方式	课程目标				合计
			1	2	3	4	
1	50%	考试	20	22	58		100
X1	20%	实验	50		50		100
X2	20%	作业	25	25	50		100
X3	10%	考勤、表现	25	25	40	10	100

#### 评价标准细则 (选填)

考核项	课程目	考核要求	评价标准			
			优 100-90	良 89-75	中 74-60	不及格 59-0

目	标					
1	1, 2, 3	卷面成绩	$\geq 90$	89-75	74-60	$< 60\%$
X1	2, 3	实验过程、实验结果和实验报告	完成率 $\geq 86\%$	完成率 $\geq 70\%$	完成率 $\geq 60\%$	完成率 $< 60\%$
X2	1, 2, 3, 4	作业	正确率 $\geq 86\%$	正确率 $\geq 70\%$	正确率 $\geq 60\%$	正确率 $< 60\%$
X3	1, 2, 3, 4	学习态度、出勤、互动等	学习态度端正、全勤、回答问题-脑海。	学习态度尚端正、迟到 $\leq 2$ 次、回答问题-书本。	学习态度不够端正、缺课 $\geq 1$ 次或迟到 $\geq 3$ 次、回答问题-部分正确	学习态度不端正、缺课 $\geq 5$ 次、回答问题-不正确

## 六、其他需要说明的问题

无