

数字逻辑电路

Digital Logic Circuit

一、基本信息

课程代码：【 2050213 】

课程学分：【3】

面向专业：【物联网工程】

课程性质：【学科专业基础 必修课】

开课院系：【信息技术学院 网络工程系】

使用教材：

主教材【《数字电子技术基础》（第2版）杨志忠主编 高等教育出版社 2009.7】

参考书目【《数字电子技术》朱承高、崔葛瑾 主编 哈尔滨工业大学出版社 2009.1】

【《数字电子技术基础》（第6版）阎石 高等教育出版社 2016.4 出版】

【《数字电路逻辑设计》（第2版）朱正伟 清华大学出版社 2011.6 出版】

课程网站网址：【<http://kczx.gench.edu.cn/G2S/ShowSystem/CourseList.aspx?OrgID=8>】

先修课程：【无】

二、课程简介

数字逻辑电路是计算机相关专业的主干课程，是一门专业基础课。不仅为《计算机网络》、《嵌入式系统》等后续课程提供必要的专业基础知识，而且是一门理论与实践结合密切的硬件基础课。课程的主要任务是使学生获得数字电子技术方面的基本理论、基本知识和基本技能，培养学生分析问题和解决问题的能力。

课程内容主要是介绍数字逻辑的理论基础、基本概念以及数字器件的基本构成、分析方法和设计原理。基础部分的内容包括二进制数和二进制编码的表示法、基本逻辑运算和布尔代数的定理规则、逻辑函数的表示方法和化简方法、集成逻辑门的外部特性和参数等。数字逻辑部分的内容包括组合逻辑电路的分析和设计、中规模集成标准组合构件（如编码器、译码器、数据选择器、加法器）的功能介绍和应用；时序逻辑电路的分析和设计、中规模集成移位寄存器和计数器的功能介绍和应用。

本课程具有知识面广、内容多、难度大的特点。针对应用型本科生的已有基础知识和学习能力，在教学中着重基本原理、基本知识点的讲授。

三、选课建议

本课程适用于计算机学科各专业的专业基础必修课程，适合在一年级开设。

四、课程与专业毕业要求的关联性（必填项）

专业毕业要求	关联
LO11：表达沟通：能够领会用户诉求，正确表达自己的观点，具有专业文档的撰写能力。	
LO21：自主学习：学生能根据环境需要确定自己的学习目标，并主动地通过搜集信息、分析信息、讨论、实践、质疑、创造等方法来实现学习目标。	●
LO31：工程素养：掌握数学、自然科学知识，具有工程意识，能结合计算机、物联网相关专业解决复杂工程问题。	●
LO32：软件开发：能运用编程语言、嵌入式系统知识，从事近距无线通信、RFID、位置相关等应用系统的构建和程序设计。	
LO33：数据采集：能运用传感器基本原理、数据采集、信号处理等知识，进行现场数据的收集、传输和存储，进行相应数据采集系统的设计。	
LO34：数据处理：能运用程序设计、数据库等知识，对物联网采集产生的前端数据进行筛选、处理和分析，形成有价值的信息资源。	
LO35：系统设计：综合运用计算机软、硬件知识，能够对物联网应用的行业领域需求进行分析，转换为具体的设计指标，进行系统设计与开发。	●
LO36：网络安全管理：综合运用计算机网络及信息安全知识，能够根据实际需要选择合适的技术构建物联网网络、保障物联网网络的安全运行。	
LO41:尽责抗压：遵守纪律、守信守责；具有耐挫折、抗压力的能力。	
LO51：协同创新：与团队保持良好关系，积极参与其中，保持对信息技术发展的好奇心和探索精神，具有创新性解决问题的能力。	●
LO61：信息应用：掌握文献检索、资料收集的基本方法，能有效获取、评价和利用物物相连的信息，解决实际问题。	
LO71：服务关爱：愿意服务他人、服务企业、服务社会；为人热忱，富于爱心，懂得感恩。	
LO81：国际视野：具有基本的外语表达沟通能力，能阅读本专业的外文文献，积极关注发达国家和地区信息技术发展新动向，有国际竞争与合作的意识。	

五、课程学习目标

通过本课程的学习，使学生具有应用数字逻辑电路，初步解决数字逻辑问题的能力，培养学生解决问题的思维方法。

1、使学生熟悉逻辑代数的基本知识以及数字逻辑电路基本器件的功能和使用方法，包括基本逻辑门的功能和外部特性、触发器的基本功能和主要用途、常用逻辑部件的基本功能和用法；掌握组合逻辑电路和时序逻辑电路的分析方法；掌握应用逻辑门电路、触发器、中规模集成电路设计组合逻辑电路和时序逻辑电路的方法；具有初步分析和设计数字逻辑电路的能力。

2、本课程是一门实践性很强的课程，在课程理论教学基础上完成基础实验。要求学生通过基本实验可验证基本逻辑门、触发器、常用中规模集成电路的基本功能和主要用途。

序号	课程目标 (细化的预期学习成果)	教与学方式	评价方式
1	LO21 1. 根据要求对课程实验进行预习。	实验	实验报告
1	LO31 1. 能对给定的组合逻辑电路进行分析并得出结论。	课堂教学 例题分析 实验	理论测试 作业 实验结果
	2. 掌握时序逻辑电路的分析方法，分析电路的功能。	课堂教学 例题分析 实验	理论测试 作业 实验结果
2	LO35 1. 根据任务要求，进行逻辑分析，运用门电路设计符合逻辑关系的组合电路。	课堂教学 例题分析 实验	理论测试 作业 实验结果
	2. 熟悉中规模集成芯片的外特性，能根据任务要求设计符合要求的组合电路。	课堂教学 例题分析 实验	理论测试 作业 实验结果
	3. 能应用集成时序电路芯片设计符合要求的时序电路	课堂教学 例题分析 实验	理论测试 作业 实验结果
3	LO51 1. 在课程实验中，能与同学密切配合，会分析实验数据，对实验中出现的问題有分析和解决的能力。	实践教学	实验报告、实验过程、实验结果

六、课程内容

第1章 数字逻辑电路基础知识

理解模拟信号、模拟电路与数字信号、数字电路的区别；知道数字电路的特点和分类；知道常用二进制编码、原码、反码、补码的表示方法；通过补码的加减运算理解补码的运用。**学会二进制、八进制、十六进制数的表示方法、运算方法和相互转换。**

重点：数字逻辑电路的基本概念、数制与码制的表示方法。

理论课：3 课时

第 2 章 逻辑代数基础

知道逻辑代数的基本定律、常用公式和重要规则；理解最小项的概念与编码方法；**能根据逻辑关系建立逻辑函数；学会运用逻辑代数和卡诺图化简逻辑函数的方法；能运用公式实现逻辑函数式常见形式的相互转换。**

重点：逻辑函数的建立；运用逻辑代数中的常用公式及卡诺图化简逻辑函数。

难点：逻辑函数化简

理论课：7 课时

第 3 章 集成逻辑门电路

知道 TTL 门电路、CMO 门电路的基本特性和使用注意事项；理解三态门和 OC 门的特点及应用方法。

重点：理解 OC 门和三态门的特点及使用方法。

课内实验：逻辑门电路应用

理论课：2 课时，实验课：4 课时

第 4 章 组合逻辑电路

学会组合逻辑电路的分析和设计方法；掌握中规模组合逻辑部件（加法器、编码器、译码器、数据选择器、数据分配器、数值比较器）的逻辑功能。**能根据组合逻辑电路分析输入与输出间的逻辑关系，确定电路的逻辑功能；能根据给定的逻辑要求，设计出能实现该逻辑功能的组合逻辑电路。**知道组合逻辑电路的竞争冒险现象及其消除方法。

重点：组合逻辑电路的分析与设计方法；常用中规模集成组合逻辑部件的应用。

难点：组合逻辑电路的设计

课内实验：译码器和数据选择器应用

课外阅读：了解组合逻辑电路的新技术，分析研读应用组合逻辑电路设计的各种实例。

理论课：8 课时，实验课：4 课时

第 5 章 集成触发器

知道触发器的逻辑功能、特点和触发方式；知道用不同的逻辑门电路实现触发器功能的方法；知道不同类型触发器之间的相互转换。理解同步触发器的空翻现象。**能运用功能表、特性方程、状态图和时序图对触发器的功能进行描述；能根据给定的逻辑电路通过分析得出输出端的电压波形。**

重点：触发器的逻辑功能、触发方式和应用。

难点：触发器的触发方式

课内实验：触发器功能测试及应用

课外阅读：总结各种触发器的功能，分析研读应用触发器设计的各种实例。
理论课：4 课时，实验课：4 课时

第 6 章 时序逻辑电路

知道时序逻辑电路的基本概念、特点与分类。理解寄存器和移位寄存器的工作原理、逻辑功能。掌握常用集成二进制和十进制计数器的功能及特性。**能根据给定的时序电路分析其逻辑功能；能应用集成二进制和十进制计数器构成 N 进制计数器。能应用集成计数器实现储存功能、分频功能和计数功能。**知道计数器的级联获得大容量 N 进制计数器的方法。

重点：时序逻辑电路的分析方法；集成计数器的异步清零和同步置数法。

难点：时序逻辑电路的分析

课内实验：集成计数器和集成移位寄存器应用

课外阅读：了解时序逻辑电路的分析设计方法，分析研读应用时序逻辑电路设计的各种实例。

理论课：8 课时，实验课：4 课时

八、课内实验名称及基本要求

实验序号	实验名称	主要内容	实验时数	实验类型	备注
1	逻辑门电路应用	学习集成器件逻辑功能的测试方法。掌握用小规模集成电路设计组合逻辑电路的方法，通过实验验证所设计电路的逻辑功能。	4	验证型	建议 2 人/组
2	译码器和数据选择器应用	通过实验了解译码器和数据选择器的逻辑功能和具体应用；掌握用译码器、数据选择器进行组合逻辑电路设计的方法；熟悉中规模组合逻辑器件功能的测试和设计方法。	4	设计型	建议 2 人/组
3	触发器功能测试及应用	学习触发器逻辑功能的测试方法,通过实验验证基本 RS 触发器、D 触发器及 JK 触发器的逻辑功能及触发方式，掌握用 D 触发器和 JK 触发器构成二进制加计数器和二进制减计数器的方法。	4	验证型	建议 2 人/组
4	集成计数器和集成移位寄存器的应用	掌握任意进制计数器的设计方法，了解计数器的清零和预置功能对计数器模的影响。验证移位寄存器的逻辑功能，掌握用移位寄存器构成环形计数器的方法。	4	设计型	建议 2 人/组

九、评价方式与成绩

评价结构 1+X

总评构成 (1+X)	评价方式	占比
1	期末测验	30%
X1	阶段测试	30%
X2	作业、课堂展示	20%
X3	实验	20%

撰写：白靖

系主任：蒋中云

教学院长：陈莲君